

GaN基板上縦型パワーデバイスの開発

Development of Vertical Power Device on GaN Substrate

佐藤 憲*
Ken Sato

鹿内 洋志**
Hiroshi Shikauch

概要 GaNを用いた電子デバイスは、Si基板上にヘテロエピにより形成したHEMT構造を用いた横型デバイスが、高速スイッチングを特徴にして市場に展開が始まっている。一方でより高耐圧、高出力を目指したGaN基板上的ホモエピを利用した縦型GaNデバイスの検討も進んでいる。現在国立研究開発法人科学技術振興機構（以下JST）を主幹としたスーパークラスタープログラムに参画し、GaN基板上縦型電子デバイスに関する要素開発を行っている。本稿ではスーパークラスタープログラムの概要および縦型電子デバイスの開発の状況を紹介する。

1. まえがき

従来から用いられているSiに比べ、より高耐圧、高効率な電力変換素子の実現が期待できることからワイドバンドギャップ半導体を用いたパワーデバイスの開発が進められている⁽¹⁾。

表1 パワーデバイス用各種半導体の特徴
Characteristics of various semiconductors for power device

	Si	SiC	GaN	
絶縁破壊電界強度	0.3 MV/cm	3 MV/cm	3.3 MV/cm	
性能指数	1	440	1130	
代表構造	縦型デバイス			横型デバイス
基板(口径)	Si (8inch)	SiC (4→6inch)	GaN (2inch)	Si (6inch)
特徴	低コスト 高信頼性	高耐圧・大電流 高温動作	高耐圧・大電流 高温動作	中耐圧 高周波(小型化)

GaNに関しては、先行しているSiC基板を用いた高周波用途に続き、安価で大口徑のSi基板上にヘテロエピされた横型のGaN on Siデバイスのパワーデバイス市場への投入が始まりつつある。これは高速スイッチングによる電源の小型化などのメリットがあるものの1kVを超えるような高耐圧、かつ大電流を求められる用途においてはSiCと同様の縦型デバイスがより適しており、GaN基板を用いたデバイスの研究開発が国家プロジェクトを中心に進められている。

本稿では、2013年から5年間の計画で実施されている

JST主幹のスーパークラスタープログラムの概要と縦型GaNデバイスへの取り組みの一部を紹介する。

2. スーパークラスタープログラムの概要

本プログラムは、クリーン低環境負荷社会実現ネットワークの構築を目的に、主にSiCパワーデバイスの開発を行う京都地域と、GaNパワーデバイスの開発を行う愛知地域で構成される。愛知地域では、名古屋工業大学(研究統括 江川 孝志教授)をコアクラスターとしGaN on Siベース半導体の開発・応用研究を行うチームと、名古屋大学(研究統括 天野 浩教授)をコアクラスターとしGaN基板上GaN (GaN on GaN)系パワーデバイスの開発を行うチームで構成されている。後者については名古屋大学がGaN基板上的エピ成長を、サテライトクラスターとして福井大学(研究統括 葛原 正明教授)がデバイス作製と評価、山口大学(研究統括 只友 一行教授)がGaN基板の開発を担当している。またGaN結晶の評価を一般財団法人 ファインセラミックセンター(以下JFCC, 研究統括 石川 由加里主席研究員)が担当している。

2.1 当社の取り組み

各クラスターには、自動車メーカ、デバイスメーカ、半導体製造装置メーカ、材料メーカなどの一般企業が参画しており、当社も名古屋工業大学のコアクラスター、名古屋大学のコアクラスターおよび福井大学のサテライトクラスター、JFCC主幹の結晶評価チームに参画し、主にデバイスの作製と評価を担当している。

*技術本部 プロセス技術統括部 化合物デバイス開発部 量産サポート課
**技術本部 プロセス技術統括部 化合物デバイス開発部 SiC開発課

表2 当社の取り組み
Our approach

No.	テーマ名	大学	構造	役割
I-1	GaN/Siベース半導体の確立とその社会実装 —低消費電力回路技術の開発—	名工大 江川教授	GaN/Si	素子提供 回路検討
I-2	GaN基板上GaN系パワーデバイス開発 —高耐圧・大電流・高温動作パワーデバイス—	名大 天野教授	GaN/GaN	試作 素子評価
I-3	GaN結晶評価技術の開発	JFCC 石川主席 研究員	GaN/GaN GaN/Si	素子提供 不良解析
I-4	GaN系半導体のパワーデバイス応用に関する 研究開発 —高耐圧HEMTの開発縦型トランジスタの開発—	福井大 葛原教授	GaN/GaN	試作 素子評価

2.1.1 GaN on Si ベース半導体の確立

名古屋工業大学をコアクラスターとして、GaN on Si ベース半導体のエピ/デバイス作製とそのデバイスを用いた応用回路の開発、特に車載応用の検討を行っている。その中で当社は、社内で作製したデバイスを提供し、それを用いた応用回路の開発に携わっている。民生品向けとして市場投入を開始したGaN on Siデバイスが、車載用途においてどのような課題があるのか、どのようにメリットを引き出していくか、回路、応用技術面から今後の市場拡大に向けて、有用な情報が得られるものと考えている。

2.1.2 GaN 基板上 GaN 系パワーデバイスの開発

GaN基板を用いたパワーデバイスの研究開発については、NEDO主幹の国家プロジェクト「窒化物系化合物半導体基板・エピタキシャル成長技術の開発」(2007-2012年、PL天野教授、葛原教授)から当社は取り組みを開始しており、主にGaN基板上の電子デバイスの評価を担当した⁽²⁾。

今回スーパークラスタープログラムにおいても、名古屋大学で開発を進めるGaN基板上ホモエピ膜の評価、福井大学で開発を進める電子デバイスの開発および評価、さらにJFCCで進めるGaN結晶の評価に参画し、GaN on GaNの電子デバイス応用に向けた課題抽出などの評価を行う役割を担っている。

3. GaN基板上縦型電子デバイスの開発

GaN基板を用いた縦型パワーデバイスの開発を行うに際し、主な開発課題としては、①高品質な基板結晶の作製、②電子デバイス用途としての基板上へのGaNエピ膜の高品質化、③デバイス設計、プロセス技術の開発があげられる。これらのうち当社は②、③について、コアクラスター、サテライトクラスターとして取り組みを行っている。

縦型GaNデバイスの高耐圧化を実現するためには、

ドリフト層の高品質化が重要となる。良好な順方向特性と高耐圧を両立させるには、ドリフト層内の不純物の制御が非常に重要であるが、現在市販されているGaN用の結晶成長装置は、主にLEDの製造を目的としており、成長速度や残留不純物濃度制御の観点で電子デバイス用として不十分な点が多い。そのため装置の改造や条件の大幅な変更などが必要となる。

このドリフト層の評価を目的として、まず初めに縦型デバイスに適したドリフト層となるGaNホモエピの条件を得るために、GaNエピを用いたショットキーバリアダイオード(SBD)の検討を行った。

3.1 GaN 基板上 SBD の開発

市販のn-GaN基板上に名古屋大学にてドーピング濃度、膜厚等を振り、形成したホモエピを用いてSBD作製した。名古屋大学の結晶成長装置は、残留不純物濃度を低減させるようリアクタ内部の改造を施している。またデバイス作製に用いた基本的なプロセス条件は、当社のGaN on Siデバイスで用いた条件を適用している。

その結果ドーピング濃度を最低に設定し、GaN厚30umで耐圧3kVを超える縦型GaN SBDの試作に成功した。またGaN層のキャリア濃度と順方向特性、耐圧との相関を確認することができた。

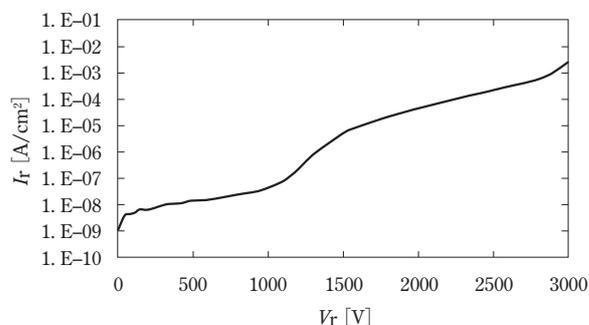


図1 試作した縦型GaN SBDの逆方向特性
Reverse characteristic of prototype vertical GaN SBD

3.2 GaN 基板上 PND の開発

PNDの開発を行うための要素技術として、SBDで検討した低濃度n-GaNエピ層の制御以外に、エピ技術として、高濃度層を含むp型層の制御、デバイス/プロセス技術として、p型オーミック電極形成技術、デバイス形成技術、フィールドプレート(FP)などの電界緩和構造に関する技術などが必要となる。

SBDで高耐圧が得られたエピ条件をベースにPND構造を試作したが予想される耐圧が得られないことが分かり、福井大学と連携し、デバイス構造の検討を進めた。デバイス構造およびFP構造についての検討を進め、

SBDと同程度の耐圧を得るところまでの結果が得られた。現在更なる高耐圧化を目指し、ドリフト層のキャリア濃度の最適化の検討を進めている。

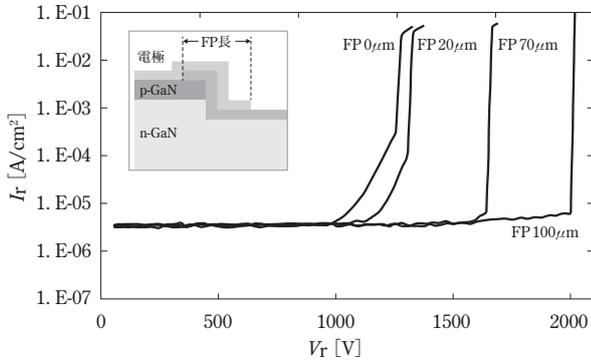


図2 試作したGaN PNDの逆方向特性のFP長依存性
Dependence of prototype GaN PND breakdown voltage on FP length

一方順方向特性については、まだ十分な結果が得られておらず、素子の抵抗が非常に高い状態となっている。

PNDの素子の順方向の抵抗は、p型コンタクト、p層、i層、n層、n型コンタクトなどで構成され、一般には、i層にキャリアを注入することで、伝導度変調による低抵抗化を得ることができるとされる。しかしながらi層にGaNを用いた場合、再結合中心となる欠陥や不純物などの影響で伝導度変調の効果が十分得られないとの指摘もあり、GaNに最適なPND構造を設計する必要があると考えられる。本プログラムにおいても、キャリア濃度を下げたGa層を用いてPND構造を試作したが、順方向に電流は流れず、非常に高抵抗な素子が得られた。

現在p-GaN層キャリア濃度およびn-GaN層のキャリア濃度の調整を含むデバイス設計の再検討、p-GaN活性化熱処理条件の最適化、p型電極のコンタクト抵抗低減などプロセスの最適化などによるデバイス特性の改善を進めている。

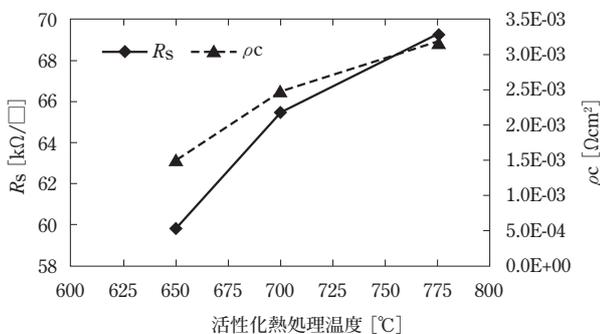


図3 p-GaNのρc, Rsの活性化熱処理温度依存性
Dependence of ρc and Rs on activation temperature

またこれらPND構造エピの電気特性の結果については、名古屋大学にフィードバックし、スーパークラスター

プログラムで福井大学を中心に実施している縦型GaN MOS FET用のエピの開発にもつながっている。

4. まとめ

本プログラムの概要とプログラム内で検討を実施したSBDおよびPND開発の一部を紹介した。

現在エピ構造の検討を名古屋大学と、デバイス構造の検討を福井大学と連携し、PNDの高耐圧化と順方向特性の改善を進めている。現段階では基礎的な開発のレベルであり、また2017年度がスーパークラスタープログラムの最終年度となるが、その成果を出すとともにその後の実用化に向けた更なる進展につなげるべく、トランジスタも視野に入れ、開発を進めていく。

GaN基板の上の縦型GaNデバイスについては、SiCを超える材料特性を持ち大きな期待がある一方で、GaN基板の品質や量産技術、大口径化など課題が残っており、競合するSiCに比べて遅れているのが現状である。GaNは、世界的にも日本が進んでいる分野で、幸いにも現在国からの期待も大きく、様々な国家プロジェクトが実施されている。この期に基板技術の更なる改善を進めるとともに、デバイス技術の開発を進め、縦型デバイスの実用化に向けた研究開発が加速されることを期待したい。またGaNについては材料物性自体の理解がSiに比べ、不十分であり、大学やJFCCとの連携により結晶欠陥とデバイス特性、信頼性の相関などの基礎的な解析が進むことも期待したい。

5. むすび

本研究は、JST愛知スーパークラスタープログラムの成果の一部として実施された。本研究の共同研究者である名古屋大学未来材料・システム研究所未来エレクトロニクス研究センター天野浩教授、出来真斗助教、永松謙太郎氏、福井大学葛原正明教授、徳田博邦特命助教、JFCC石川由加里主席研究員、富士電機株式会社江戸雅晴氏、上野勝典氏をはじめ各団体の関係者に感謝いたします。

参考資料

- (1) 金子, 町田: サンケン技報, vol.40, p19-22, (2008)
- (2) NEDO次世代照明等の実現に向けた窒化物半導体等基盤技術開発 (ナノエレクトロニクス半導体新材料・新構造技術開発—窒化物系化合物半導体基板・エピタキシャル成長技術の開発—) 基本計画