

1200V-SiC-MOSFETの開発

Development of SiC-MOSFET for 1200V

熊倉 弘道*
Hiromichi Kumakura

概要 エコ・省エネに対する市場要求は年々高まり、電源機器やインバータなどの用途において、低損失な半導体デバイスの実現が望まれている。当社は、ソリューションの一つとして、GaNおよびSiCを用いた化合物パワーデバイスの開発を進めている。

近年、SiC-SBDはすでに普及されており、SiC-MOSFETは電気自動車のメインインバータへ採用され、普及の兆しを見ている。さらなる市場拡大のためには、高価なSiC材料にとって単位面積デバイス特性の改善が不可欠である。

そこで1200Vトレンチ型SiC-MOSFETの開発において、ゲート酸化膜工程を調整することで特性改善を実現したので報告する。また、今後の開発世代における技術改善と性能向上での見通しについても紹介する。

1. まえがき

国連によれば2019年の世界人口は77億人⁽¹⁾とされ、エネルギー問題や環境問題は、全世界における共通課題であり意識が高まっている。パワーエレクトロニクスは、直流、交流をアプリケーションにとって最適な電力形態に変換し制御する技術である。その用途は、一般家庭用電気機器から自動車・鉄道・産業用機械にいたるまで幅広く適用されるため、エコ・省エネに大きく貢献できる。パワー半導体デバイスは、優れたパワーエレクトロニクスを実現するための重要な要素であり、その低損失化の要求は年々強まっている。

IGBTの進歩は目覚ましいがSi材料性能限界に達しつつあり、SiCやGaNといった化合物半導体デバイスが注目されている。その中でも先行しているSiC-Diはすでに普及段階⁽²⁾に進み、SiC-MOSFETは2025年から本格的に普及開始と予測されている⁽³⁾。

本稿では、当社が取り組んでいる1200Vトレンチ型SiC-MOSFETの開発成果について報告する。

2. トレンチゲート技術

2.1 セル構造

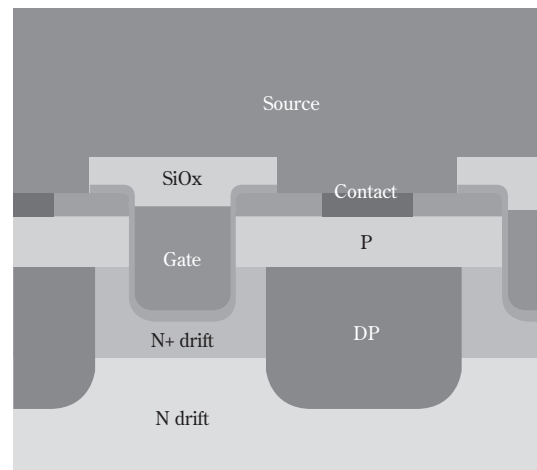


図1 セル構造

当社のSiC-MOSFETは、微細化による面積オン抵抗低減の観点から、図1に示す埋め込み型トレンチゲート構造を採用している⁽²⁾。材料物性値によれば、SiCよりも酸化膜の絶縁破壊電界強度が弱いため、逆バイアス時の絶縁破壊は、トレンチ底端部のゲート酸化膜において生じやすい。これを保護するため、①SiCトレンチ底端部のラウンディング加工による電界集中抑制(図2)、②高エネルギー注入を用いた深い領域へのP層形成(DP)による電界緩和、③底部酸化膜の厚膜化、の3つの技術を

* デバイス事業本部 技術本部 プロセス技術統括部
デバイス技術開発部 デバイス設計3課

適用しデバイスを実現させた。

③底部酸化膜の厚膜化は、チャネル形成に寄与する側部酸化膜を同時に厚くする。すなわち、デバイスのオン抵抗(伝達特性)とオフ耐圧のトレードオフ関係が生じることになる。



図2 セル部絶縁破壊シミュレーション結果

2.2 ゲート酸化膜工程改良

2.2.1 トレンチ底部酸化膜厚膜化

オン抵抗は図3のように構成され(1)式で表される。

$$R_{on} = R_{ch} + R_{JFET} + R_{drift} + R_{sub} \dots\dots\dots (1)$$

R_{ch} は、チャネル長および反転層のチャネル移動度で決定される。 R_{JFET} は、DP領域に隣接したn型領域を電流が流れる際の寄生抵抗成分を本稿では指すこととする。 R_{drift} は、DP下端より下のエピ抵抗を、 R_{sub} はバルク基板の抵抗をそれぞれ示す。最終的なオン抵抗 R_{on} は、これらの総和となる。

ゲート破壊耐圧向上およびゲートチャージ特性改善(帰還容量 C_{rss} 低減⁽²⁾)のため、底部酸化膜を従前構造の1.5倍に厚膜化した。このとき、ゲート酸化膜形成プロセス条件を最適化することで、側部酸化膜の厚さを1.2倍に抑制することに成功した(表1)。しかしながら、側部酸化厚膜化はチャネル抵抗増大を引き起こすため、MOS界面制御技術により、チャネル抵抗低減とゲート酸化膜高耐圧化の両立を試みた。

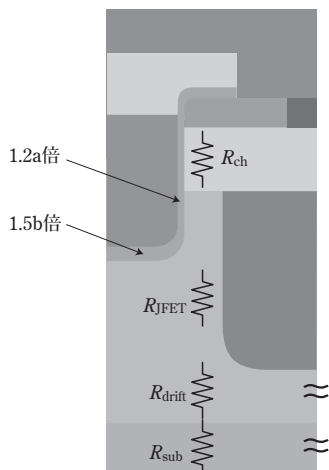


図3 オン抵抗の構成模式図

表1 ゲート工程改良

改良項目	改良前	改良後
底部酸化膜厚	b	1.5b倍
側部酸化膜厚	a	1.2a倍
チャネル部P層濃度	1	1/2倍
ゲート酸化膜破壊電圧	1	1.5倍
チャネル抵抗	1	1/3倍

2.2.2 MOS界面制御

SiC化合物半導体の組成は、“Si”と“C”がそれぞれ50%で構成されており、MOS界面においても例外では無い。そのためゲート酸化膜形成時には“C”が界面に残留し、その後の熱処理工程により酸化膜中へ一部の“C”が拡散され酸化膜質劣化を引き起こすことが広く知られている⁽⁴⁾。これらの固定電荷および界面準位密度を低減させることがSiC-MOSFETデバイスにとって共通課題となっている。

前述の底部酸化膜が厚いデバイスを実現するには、MOS界面制御が重要となる。我々は、ゲート酸化膜成膜後に高温処理を施すPOA(Post Oxidation Annealing)工程に着目した。界面に残留する“C”を脱離させ、かつ界面を安定化させるようなガス種に変更し、ガス流量・温度・処理時間を水準化し、適切な条件を模索した。

結果として、ゲート酸化膜破壊電圧を1.5倍に高め、かつチャネル抵抗を1/3に抑制することに成功した(表1)。また図4および図5に示すとおり、良好な伝達特性とゲート酸化膜耐圧確保を両立させることができ、他社製品より低チャネル抵抗が得られた(図6)。

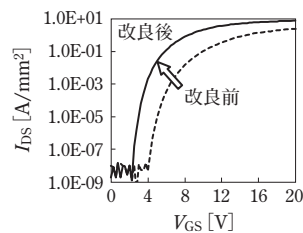


図4 伝達特性

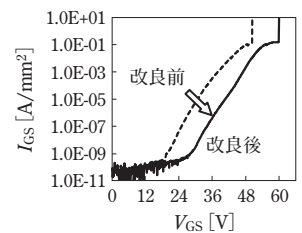


図5 TZDB特性

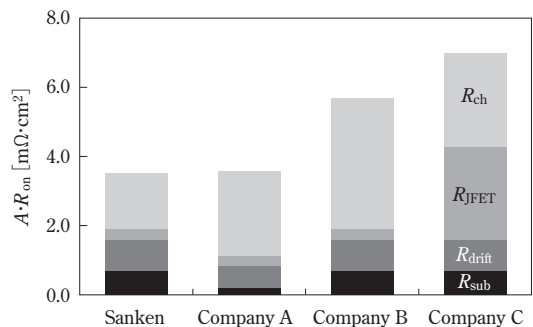


図6 オン抵抗比較

3. デバイス特性評価結果

試作した1200V/44mΩデバイスの特性評価結果について報告する。図7に示すドレイン電流特性が得られ、面積オン抵抗が $3.5\text{m}\Omega\cdot\text{cm}^2$ ($V_G=15\text{V}$)のデバイスを実現することができた。参考のため、他社製品と各種特性比較すると、前述のゲート工程改良を行ったことで、伝達特性と電流増幅率は他社製品と同等以上の高性能を得ら

れたことがわかる(図8)。また底部酸化膜の厚膜化効果によりゲートチャージ特性のミラー効果が抑制され(図9)、良好なスイッチング特性を得ることができており(表2)、デバイス耐圧、ドレインリーク特性に関しても図10に示すとおり良好な性能を有している。

性能指数 (Figure of Merit) での比較評価においても、他社同等以上のデバイス性能を実現した(図11)。

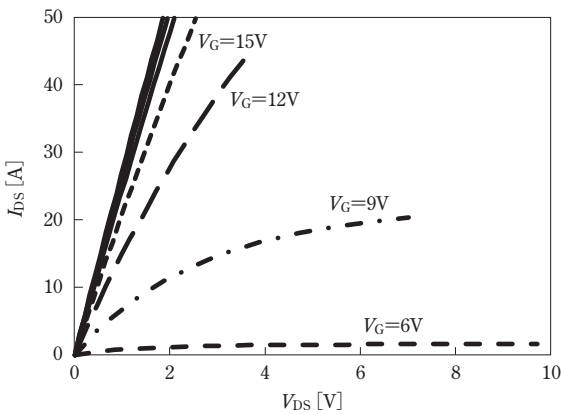


図7 ドレイン電流特性

表2 L負荷スイッチング評価

$V_{CC}=600\text{V}$, $L=100\mu\text{H}$, $R_G=2.7\Omega$, $I_D=20\text{A}$

Comparison	$t_{d(\text{on})}$ (ns)	t_{rr} (ns)	$t_{d(\text{off})}$ (ns)	t_t (ns)
Sanken	13.6	50.4	29.2	34.0
Company A	19.6	51.2	24.0	37.2
Company B	17.6	54.4	38.0	42.8
Company C	16.4	53.6	18.4	47.2

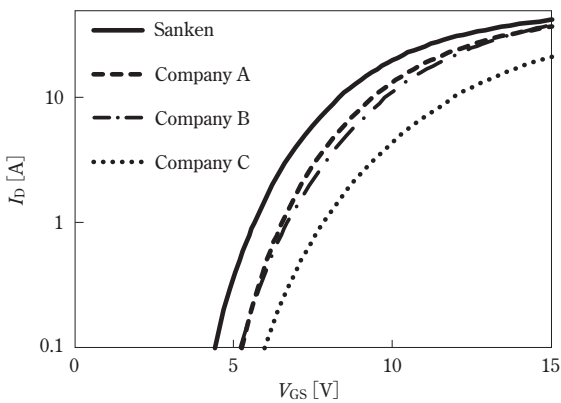


図8 伝達特性

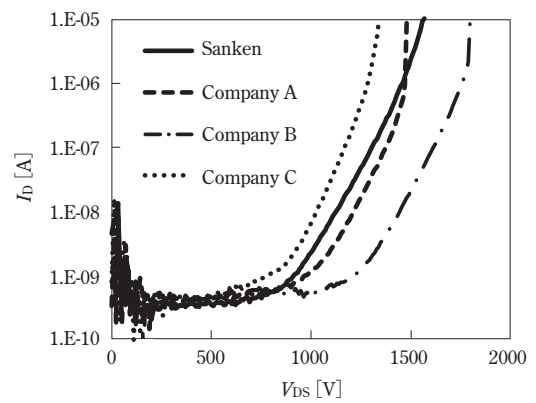


図10 ドレインリーク電流特性

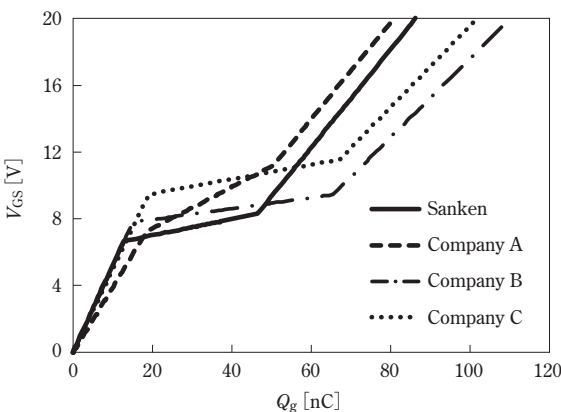


図9 ゲートチャージ特性

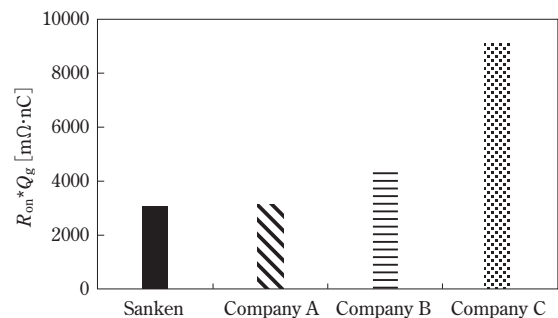


図11 性能指数比較

4. 今後の技術開発

薄厚化技術を導入し、更なる特性改善に努めていく。信頼性試験および、破壊試験についての評価を実施し、デバイスの堅牢性向上を図りつつ製品化を進める。次世代以降のSiC-MOSFETデバイスとしては、スーパー Junction構造などSiデバイスで実績ある構造を展開し、さらなるデバイス性能改善を見込む。

今後の市場動向対応については、低価格・高品質の大口径基板などの安定量産に向けた基板材料の調達・確保の準備にも配慮が必要である。現行のSiCデバイスメーカーの一部はプレーナ型MOSFET構造を採用しているが、性能向上のためトレンチ型へ移行すると予想され、基板の確保とデバイス性能向上の両面からSiCデバイスの低価格化が本格的に開始されると考えられる。

応用回路技術開発にも焦点が当てられており、特にインバータ用途においては、逆導通損失を低減させるために同期整流方式の開発・検討が活発である。デッドタイムを細かく最適制御するために、電流検出機能を搭載した高機能・高付加価値の製品を要求されることが予想される。当社はゲートドライブまで含めた開発を行うことで、モジュール製品として最適なソリューションを提供できるよう、市場動向を見極めつつ参入を図っていく。

5. むすび

当社は1200Vトレンチ型SiC-MOSFETの開発を行っている。ゲート工程改良を行い、面積オン抵抗 $3.5\text{m}\Omega \cdot \text{cm}^2$ ($V_G = 15\text{V}$)のデバイスを実現した。今後は信頼性評価を進め、応用回路技術の動向に注目しながらディスクリットおよびモジュール製品化を目指す。

参考文献

- (1) 国際連合広報センタープレスリリース；世界人口推計2019年版：要旨 10の主要な調査結果（日本語訳），19-048J，（2019.7.2）
- (2) 熊倉，馬場：サンケン技報，vol 50，2018，p.19-22
- (3) 富士経済HP；次世代（SiC，GaN），次々世代（酸化ガリウム系）パワー半導体の世界市場，（2019.6.5）
- (4) 神取，田中，小澤：サンケン技報，vol 45，2013，p.13-16