

## 概要

MD6753 は、インターリーブ型トータムポール方式のブリッジレス PFC を、フルデジタルで制御する電源 IC です。臨界モードでインターリーブ制御することで、入出力リップル電流およびスイッチング損失を低減し、高効率、低ノイズの電源システムを容易に構成することができます。

## 特長

- PFC 回路をフルデジタルで制御
  - インターリーブ型トータムポール制御
  - 臨界モード制御
  - ブリッジレス対応 PFC 回路
  - 全負荷領域高効率  
(同期整流動作、軽負荷時間欠動作)
  - ソフトスタート機能
  - 保護機能
- AC 電源入力低電圧保護
  - AC 電源入力オフ検出
  - PFC 部出力低電圧保護 (PFC\_UVP)
  - PFC 部出力過電圧保護 (PFC\_OVP)
  - PFC 部過電流保護 (PFC\_OCP)
  - PFC 部過負荷保護 (PFC\_OLP)
  - AC 回生側ハイサイドドライバ低入力電圧保護
  - VCC 端子過電圧保護 (VCC\_OVP)
  - 過熱保護 (TSD)

## パッケージ

SOP28



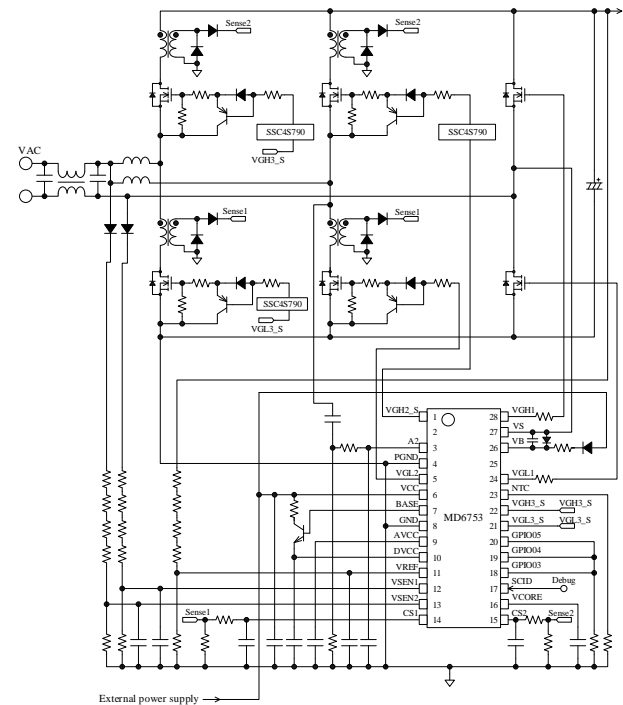
原寸大ではありません。

## アプリケーション

以下のような 1 kW 以上の大電力電源

- AV 機器
- OA 機器 (サーバー、多機能プリンタなど)
- 産業機器
- 通信機器

## 応用回路例



## 目次

概要	1
目次	2
1. 絶対最大定格	3
2. 電気的特性	5
3. 機械的特性	7
4. ブロックダイアグラム	8
5. 各端子機能	9
6. 応用回路例	10
7. 外形図	11
8. 捺印仕様	11
9. 動作説明	12
9.1. 動作概要	12
9.2. 端子説明	12
9.2.1. A2 端子	12
9.2.2. GND 端子、PGND 端子	12
9.2.3. VGL1、VGH1 端子	12
9.2.4. VGL2、VGH2_S、VGL3_S、VGH3_S 端子	12
9.2.5. VCC 端子	13
9.2.6. DVCC 端子、BASE 端子	13
9.2.7. AVCC 端子	13
9.2.8. VREF 端子	13
9.2.9. CS1、CS2 端子	14
9.2.10. VSEN1、VSEN2 端子	14
9.2.11. VCORE 端子	14
9.2.12. GPIO03～GPIO05 端子	14
9.2.13. SCID 端子	14
9.2.14. NTC 端子	14
9.2.15. VB 端子、VS 端子	14
9.3. 起動動作	15
9.4. AC 電源入力低電圧保護機能、AC 電源入力オフ検出機能	15
9.5. VCC 端子過電圧保護機能	17
9.6. 過電流保護機能、過負荷保護機能	17
9.7. 出力過電圧保護機能	17
9.8. 出力低電圧保護機能	18
9.9. 過熱保護機能	18
10. 外付け部品	18
10.1. インダクタ	18
10.2. パワーMOSFET	18
10.3. 出力コンデンサ (C3)	18
11. パターンレイアウト	19
注意書き	21

## 1. 絶対最大定格

電流値の極性は、IC を基準にして流入（シンク）を“+”、流出（ソース）を“-”と規定します。特記がない場合の条件は、 $T_A = 25\text{ }^\circ\text{C}$  です。本 IC のサージ耐量（ヒューマンボディモデル）の保証値は 2000 V です。ただし、26、27、28 番端子の保証値は 1000 V です。

項目	記号	端子	定格	単位
VGH2_S 端子電圧 <sup>(6)</sup>	VGH2_S	1-8	-0.3~5.5	V
VGH2_S 端子電流 <sup>(6)</sup>	IGH2_S	1-8	-4.0~4.0	mA
A2 端子電圧	V <sub>A2</sub>	3-8	-2.0~6.0	V
PGND 端子電圧	V <sub>PGND</sub>	4-8	-0.3~0.3	V
VGL2 端子電圧	VGL2	5-8	-0.3~V <sub>CC</sub> + 0.3	V
VGL2 端子電圧 (t <sub>w</sub> ≤ 50 ns)	VGL2(PULSE)	5-8	-1.5	V
VCC 端子電圧	V <sub>CC</sub>	6-8	-0.3~20	V
BASE 端子電圧	V <sub>BASE</sub>	7-8	-0.3~6.0	V
AVCC 端子電圧 <sup>(1)(2)</sup>	V <sub>AVCC</sub>	9-8	-0.3~3.6	V
DVCC 端子電圧 <sup>(2)</sup>	V <sub>DVCC</sub>	10-8	-0.3~3.6	V
VREF 端子電圧 <sup>(3)</sup>	V <sub>REF</sub>	11-8	-0.3~V <sub>DVCC</sub> + 0.3、かつ-0.3~3.6	V
VSEN1 端子電圧 <sup>(3)</sup>	V <sub>SEN1</sub>	12-8	-0.3~V <sub>DVCC</sub> + 0.3、かつ-0.3~3.6	V
VSEN2 端子電圧 <sup>(3)</sup>	V <sub>SEN2</sub>	13-8	-0.3~V <sub>DVCC</sub> + 0.3、かつ-0.3~3.6	V
CS1 端子電圧 <sup>(3)</sup>	V <sub>CS1</sub>	14-8	-0.3~V <sub>DVCC</sub> + 0.3、かつ-0.3~3.6	V
CS2 端子電圧 <sup>(3)</sup>	V <sub>CS2</sub>	15-8	-0.3~V <sub>DVCC</sub> + 0.3、かつ-0.3~3.6	V
VCORE 端子電圧 <sup>(4)</sup>	V <sub>CORE</sub>	16-8	-0.3~2.0 <sup>(5)</sup>	V
SCID 端子電圧	V <sub>SCID</sub>	17-8	-0.3~5.5	V
GPIO03 端子電圧 <sup>(6)</sup>	V <sub>GPIO03</sub>	18-8	-0.3~5.5	V
GPIO03 端子電流 <sup>(6)</sup>	I <sub>GPIO03</sub>	18-8	-4.0~4.0	mA
GPIO04 端子電圧 <sup>(6)</sup>	V <sub>GPIO04</sub>	19-8	-0.3~5.5	V
GPIO04 端子電流 <sup>(6)</sup>	I <sub>GPIO04</sub>	19-8	-4.0~4.0	mA
GPIO05 端子電圧 <sup>(6)</sup>	V <sub>GPIO05</sub>	20-8	-0.3~5.5	V
GPIO05 端子電流 <sup>(6)</sup>	I <sub>GPIO05</sub>	20-8	-4.0~4.0	mA
VGL3_S 端子電圧 <sup>(6)</sup>	VGL3_S	21-8	-0.3~5.5	V
VGL3_S 端子電流 <sup>(6)</sup>	I <sub>GL3_S</sub>	21-8	-4.0~4.0	mA
VGH3_S 端子電圧 <sup>(6)</sup>	VGH3_S	22-8	-0.3~5.5	V
VGH3_S 端子電流 <sup>(6)</sup>	I <sub>GH3_S</sub>	22-8	-4.0~4.0	mA
NTC 端子電圧	V <sub>NTC</sub>	23-8	-6.0~6.0	V
VGL1 端子電圧	V <sub>GL1</sub>	24-8	-0.3~V <sub>CC</sub> + 0.3	V
VB-VS 端子間電圧	V <sub>BS</sub>	26-27	-0.3~20.0	V
VS 端子電圧	V <sub>S</sub>	27-8	-1~600 - V <sub>B</sub>	V
VGH 端子電圧	V <sub>GH</sub>	28-8	V <sub>S</sub> - 0.3~V <sub>B</sub> + 0.3	V

(1) AVCC 端子は内部 LSI チップ専用の 3.3 V 電源出力端子です。外部から電圧を印加しないでください。

(2) AVCC 端子と DVCC 端子間の電位差は±0.3 V (t > 1 ms) 以内にしてください。

(3) 3.3 V 系アナログ入力端子

(4) VCORE 端子は内部 LSI チップのデジタル回路専用の 1.8 V 電源出力端子です。外部から電圧を印加しないでください。

(5) 起動時など、t < 1 ms の場合は、-0.3 V~2.4 V です。

(6) 3.3 V 系デジタル入出力端子

## MD6753

項目	記号	端子	定格	単位
動作周囲温度	T <sub>OP</sub>	—	-40～85	°C
保存温度	T <sub>STG</sub>	—	-40～125	°C
ジャンクション温度	T <sub>J</sub>	—	125	°C

## 2. 電気的特性

電流値の極性は、IC を基準にして流入（シンク）を“+”、流出（ソース）を“-”と規定します。

特記がない場合の条件は、 $T_A = 25\text{ }^\circ\text{C}$ 、 $V_{CC} = 17\text{ V}$  です。

変更欄にチェックのある項目は、ソフトウェアで調整可能です。これらの電気的特性は参考値です。

項目	記号	条件	端子	Min.	Typ.	Max.	単位	変更
<b>起動回路、回路電流</b>								
動作開始電源電圧	$V_{CC(ON)}$		6-8	10.0	11.0	12.0	V	
動作停止電源電圧	$V_{CC(OFF)}$		6-8	7.4	8.3	9.2	V	
動作時回路電流	$I_{CC(ON)}$		6-8	—	1.8	4.0	mA	
非動作時回路電流	$I_{CC(OFF)}$	$V_{CC} = 9\text{ V}$	6-8	—	0.5	1.0	mA	
VCC 端子保護解除しきい電圧	$V_{CC(P.OFF)}$		6-8	7.4	8.3	9.2	V	
保護動作時回路電流	$I_{CC(P)}$	$V_{CC} = 10\text{ V}$	6-8	—	0.5	1.0	mA	
VCORE 端子電源電圧	$V_{CORE}$		16-8	1.72	1.80	1.88	V	
SCID 端子“H”レベル検出電圧 (1)	$V_{SCID\_IH}$		22-8	2.0	—	—	V	
SCID 端子“L”レベル検出電圧 (1)	$V_{SCID\_IL}$		22-8	—	—	0.8	V	
3.3 V アナログ 内部レギュレータ	$V_{AVCC}$		9-8	3.233	3.300	3.366	V	
3.3 V デジタル 内部レギュレータ	$V_{DVCC}$		10-8	3.135	3.300	3.465	V	
DVCC 端子用外付けトランジ スタ駆動電圧	$V_{BASE}$	$I_{BASE} = -1\text{ mA}$	7-8	3.6	—	4.4	V	
VSEN 端子入力低電圧保護 しきい電圧	$V_{SEN(OFF)}$		12-8 13-8	0.43	0.47	0.50	V	✓
VSEN 端子入力低電圧保護 解除電圧	$V_{SEN(ON)}$		12-8 13-8	0.52	0.56	0.60	V	✓
VSEN 端子 AC 入力電圧 オフ検出電圧	$V_{SEN(AC\_OFF)}$ )		12-8 13-8	0.16	0.19	0.22	V	✓
VSEN 端子入力低電圧保護 検出遅延時間	$t_{VSEN(OFF)}$		12-8 13-8	9.5	10.0	10.5	ms	✓
VSEN 端子 AC 入力電圧 オフ検出遅延時間	$t_{VSEN(AC\_OFF)}$ )		12-8 13-8	21.9	23.0	24.2	ms	✓
<b>PFC部</b>								
VGL1 ドライブ電流 (ソース)	$I_{GL1(SRC)}$	$V_{CC} = 17\text{ V}$ 、 $V_{GL1} = 0\text{ V}$	24-8	—	-0.3	—	A	
VGL1 ドライブ電流 (シンク)	$I_{GL1(SNK)}$	$V_{CC} = 17\text{ V}$ 、 $V_{GL1} = 17\text{ V}$	24-8	—	0.55	—	A	
VGH1 ドライブ電流 (ソース)	$I_{GH1(SRC)}$	$V_{CC} = 17\text{ V}$ 、 $V_{GH1} = 0\text{ V}$	28-8	—	-0.3	—	A	
VGH1 ドライブ電流 (シンク)	$I_{GH1(SNK)}$	$V_{CC} = 17\text{ V}$ 、 $V_{GH1} = 17\text{ V}$	28-8	—	0.55	—	A	

(1) 設計保証

**MD6753**

項目	記号	条件	端子	Min.	Typ.	Max.	単位	変更
VGL2 ドライブ電流 (ソース)	I <sub>GL2(SRC)</sub>	V <sub>CC</sub> = 17 V、 V <sub>VGL2</sub> = 0 V	5-8	—	-0.5	—	A	
VGL2 ドライブ電流 (シンク)	I <sub>GL2(SNK)</sub>	V <sub>CC</sub> = 17 V、 V <sub>VGL2</sub> = 17 V	5-8	—	1	—	A	
AC 回生側ハイサイドドライバ 動作開始電圧	V <sub>BUV(ON)</sub>		26- 27	5.8	6.8	7.8	V	
AC 回生側ハイサイドドライバ 動作停止電圧	V <sub>BUV(OFF)</sub>		26- 27	5.4	6.4	7.4	V	
CS1/CS2 端子過電流保護 しきい電圧 (ロー)	V <sub>CS(LO)</sub>		14-8 15-8	1.556	1.618	1.677	V	✓
CS1/CS2 端子過電流保護 しきい電圧 (ハイ)	V <sub>CS(HI)</sub>		14-8 15-8	0.373	0.388	0.402	V	✓
過電力保護動作回数	N <sub>OPP(AC)</sub>		—	—	32	—	回	✓
PFC 部出力制御 VREF 端子しきい電圧	V <sub>REF</sub>		11-8	2.121	2.205	2.285	V	✓
PFC 最小オン幅	t <sub>ON(MIN)_PFC</sub>		5-8	0.29	0.30	0.32	μs	✓
PFC 最大オン幅	t <sub>ON(MAX)_PFC</sub>		5-8	16.2	17.0	17.9	μs	✓
VREF 端子 PFC 部低電圧保護 開始電圧	V <sub>REF(UVD)</sub>		11-8	2.008	2.088	2.164	V	✓
VREF 端子 PFC 部低電圧保護 発振停止電圧	V <sub>REF(UVP)</sub>		11-8	1.061	1.103	1.143	V	✓
VREF 端子 PFC 部低電圧保護 解除電圧	V <sub>REF(UVP_R)</sub>		11-8	0.531	0.552	0.572	V	✓
PFC 部低電圧保護復帰遅延時 間	t <sub>(UVP_R)</sub>		—	780.2	819.2	862.3	ms	✓
VREF 端子 PFC 部過電圧保護 動作開始電圧	V <sub>REF(OVD)</sub>		11-8	2.233	2.322	2.406	V	✓
VREF 端子 PFC 部過電圧保護 発振停止電圧	V <sub>REF(OVP)</sub>		11-8	2.262	2.352	2.437	V	✓
VREF 端子 PFC 部過電圧保護 発振停止解除電圧	V <sub>REF(OVP_R)</sub>		11-8	2.209	2.297	2.381	V	✓
<b>自動復帰保護</b>								
保護復帰時間	t <sub>AR</sub>		—	2860	3000	3160	ms	✓
<b>過電圧保護機能 (OVP)</b>								
VCC 端子過電圧保護動作 しきい電圧	V <sub>CC(OVP)</sub>		6-8	18.1	19.0	19.7	V	
<b>NTC</b>								
NTC 端子保護しきい電圧	V <sub>NTC</sub>		23-8	1.29	1.35	1.40	V	✓
NTC 端子プルアップ抵抗	R <sub>NTC</sub>		23-8	36	108	180	kΩ	
NTC 端子オフセット電圧 <sup>(2)</sup>	V <sub>ANEX0</sub>	V <sub>NTC</sub> = 0 V	23-8	—	1.65	—	V	
<b>デジタル汎用入力/出力</b>								

<sup>(2)</sup> 図 3-2 参照

## MD6753

項目	記号	条件	端子	Min.	Typ.	Max.	単位	変更
A2 端子 A2 しきい電圧 (POS)	V <sub>A2(POS)</sub>		3-8	-0.125	-0.130	-0.135	V	✓
A2 端子 A2 しきい電圧 (NEG)	V <sub>A2(NEG)</sub>		3-8	0.442	0.460	0.477	V	✓
A2 端子プルアップ抵抗	R <sub>A2</sub>		3-8	20	60	100	kΩ	
A2 端子オフセット電圧 <sup>(3)</sup>	V <sub>A2(OFS)</sub>	V <sub>A2</sub> = 0 V	3-8	—	0.6	—	V	
GPIO 端子“H”レベル検出電圧	V <sub>IH</sub>		(4)	2.0	—	—	V	
GPIO 端子“L”レベル検出電圧	V <sub>IL</sub>		(4)	—	—	0.8	V	
デジタルプルアップ抵抗	R <sub>PUP</sub>		(4)	20	60	100	kΩ	
アナログプルアップ抵抗 (CS1、CS2)	R <sub>PUP2</sub>		14-8 15-8	7.9	10.0	12.4	kΩ	
入力リーク電流	I <sub>L</sub>		11-8 12-8 13-8	-2	±1	2	μA	
GPIO 端子“H”レベル出力電圧	V <sub>OH4</sub>	I <sub>OH</sub> = -4 mA	(4)	2.4	—	—	V	
GPIO 端子“L”レベル出力電圧	V <sub>OL4</sub>	I <sub>OH</sub> = 4 mA	(4)	—	—	0.4	V	
<b>過熱保護機能 (TSD)</b>								
熱保護動作温度 <sup>(5)</sup>	T <sub>J(TSD)</sub>		—	125	—	—	°C	
<b>熱特性</b>								
ジャンクション・エア間熱抵抗	θ <sub>J-A</sub>		—	—	—	85	°C/W	

(3) 図 3-1 参照

(4) GPIO03、GPIO04、GPIO05 端子と GND 端子間

(5) 設計保証

### 3. 機械的特性

項目	条件	Min.	Typ.	Max.	単位
質量		—	0.675	—	g

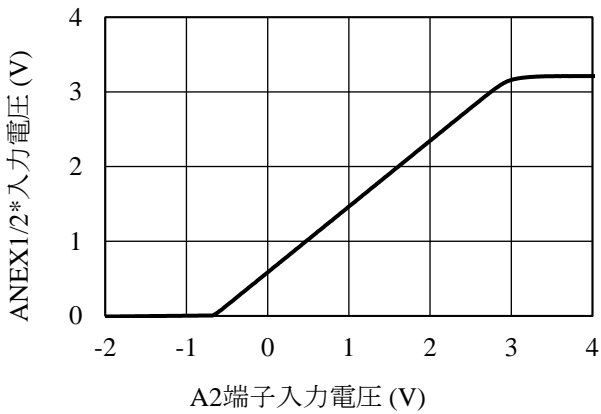


図 3-1 A2 端子オフセット

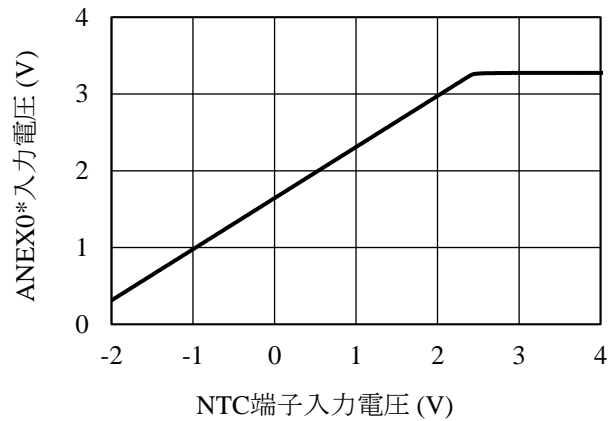
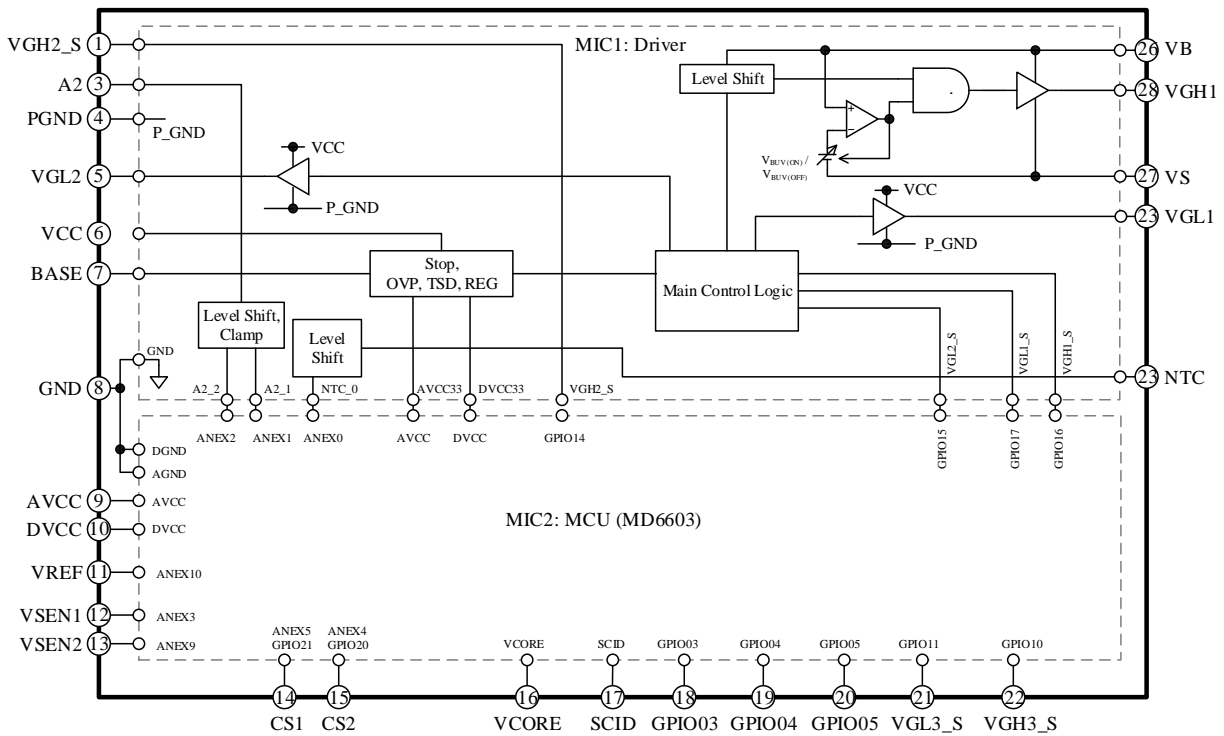


図 3-2 NTC 端子オフセット

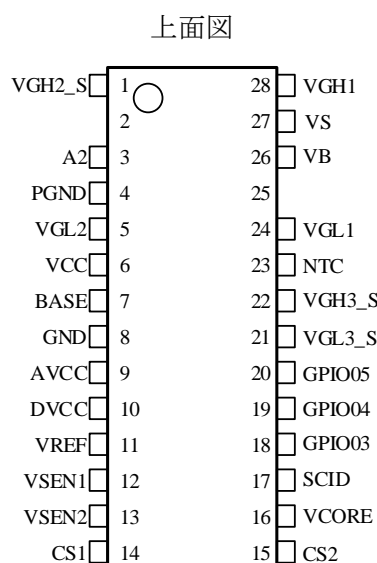
\* IC 内部の電圧です。ANEX0/1/2 は 4 項のブロックダイアグラムを参照してください。

#### 4. ブロックダイアグラム





## 5. 各端子機能



端子番号	端子名	機能
1	VGH2_S	マスター側ハイサイド PWM 信号出力
2	—	抜きピン
3	A2	アナログ入力端子
4	PGND	パワーグランド
5	VGL2	マスター側ローサイドゲートドライブ出力
6	VCC	制御部電源入力、VCC 端子過電圧保護機能
7	BASE	DVCC 端子用外付けトランジスタベース電圧出力
8	GND	グランド
9	AVCC	3.3 V アナログ電源端子
10	DVCC	3.3 V デジタル電源端子
11	VREF	PFC 部定電圧制御信号入力、出力低電圧/過電圧保護信号入力
12	VSEN1	入力電圧検出信号入力 1
13	VSEN2	入力電圧検出信号入力 2
14	CS1	過電流/過負荷保護信号入力 1 (プラス側)
15	CS2	過電流/過負荷保護信号入力 2 (マイナス側)
16	VCORE	内部デジタル回路電源用コンデンサ接続
17	SCID	デバッグ端子 (未使用時はオープン)
18	GPIO03	汎用入力/出力端子
19	GPIO04	汎用入力/出力端子
20	GPIO05	汎用入力/出力端子
21	VGL3_S	スレーブ側ローサイド PWM 信号出力
22	VGH3_S	スレーブ側ハイサイド PWM 信号出力
23	NTC	アナログ入力端子 (外部シャットダウン入力端子)
24	VGL1	AC 回生側ローサイドゲートドライブ出力
25	—	抜きピン
26	VB	UVLO 付き AC 回生側ハイサイドゲートドライブ電源入力、低入力電圧保護信号入力
27	VS	AC 回生側ハイサイドドライバ・フローティンググランド
28	VGH1	AC 回生側ハイサイドゲートドライブ出力

(参考) IC 内部接続記号 (MIC1-MIC2 間、4 項参照)

MIC1 (Driver) 記号	MIC2 (MCU) 記号	伝達信号
VGH2_S	GPIO14	マスター側ハイサイド PWM 信号
VGL2_S	GPIO15	マスター側ローサイド PWM 信号
VGH1_S	GPIO16	AC 回生側ハイサイド PWM 信号
VGL1_S	GPIO17	AC 回生側ローサイド PWM 信号
DVCC33	DVCC	3.3V デジタル電源端子
AVCC33	AVCC	3.3V アナログ電源端子
NTC_0	ANEX0	NTC 端子レベルシフト信号 0
A2_1	ANEX1	A2 端子レベルシフト信号 1
A2_2	ANEX2	A2 端子レベルシフト信号 2

6. 応用回路例

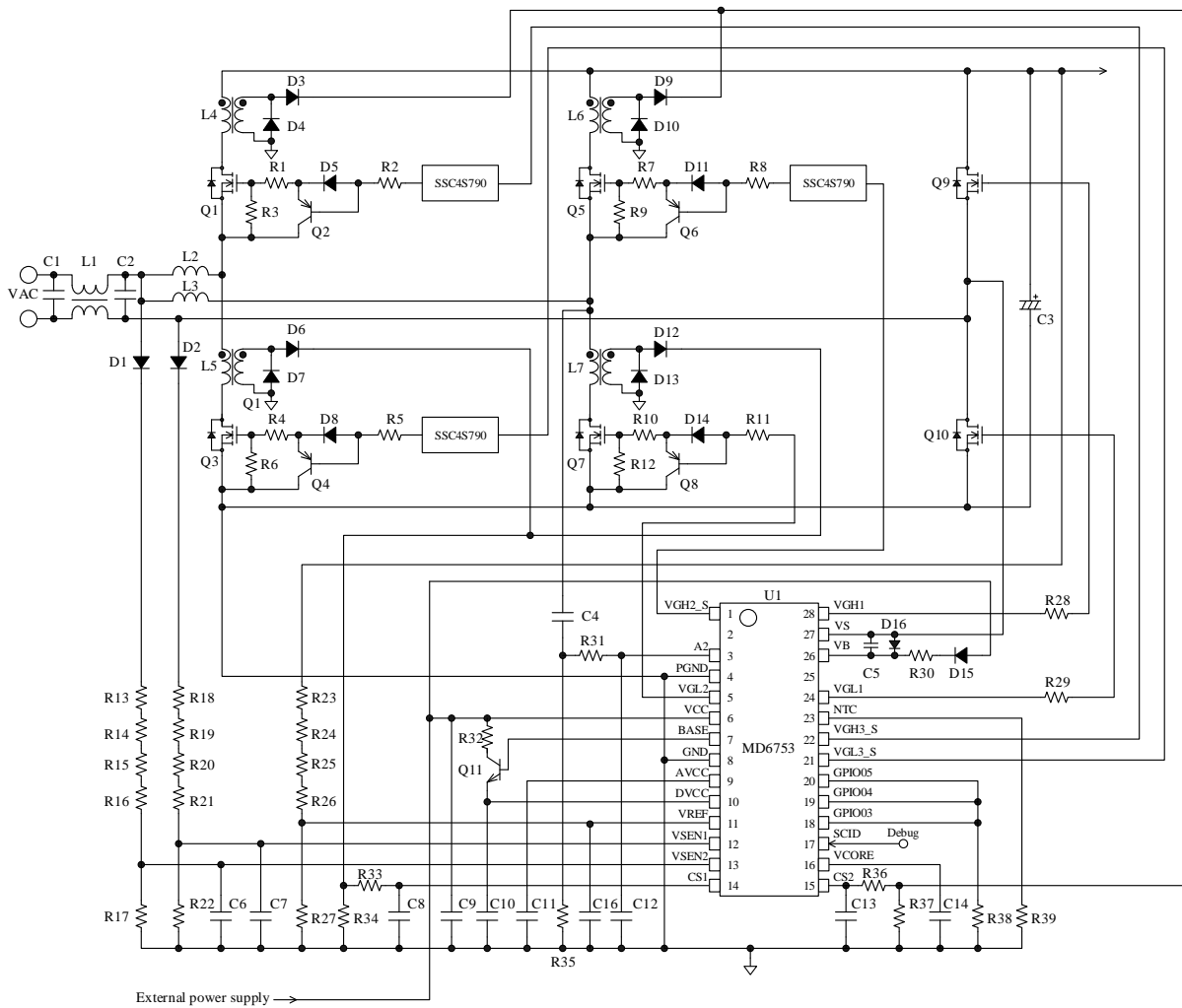
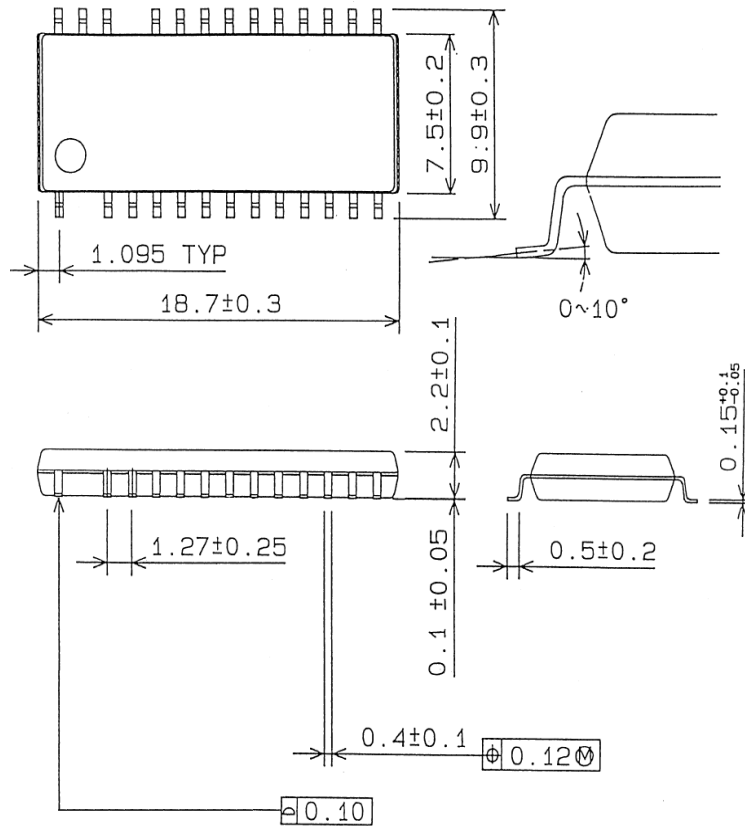


図 6-1 応用回路例

7. 外形図

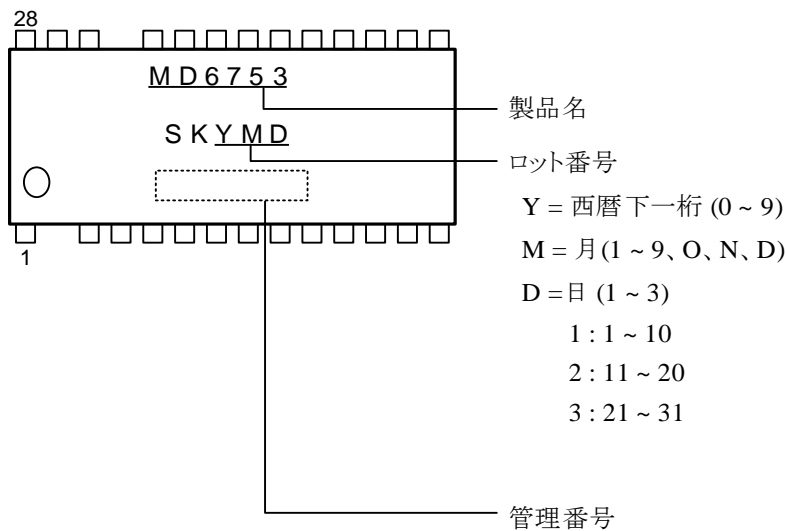
- SOP28



備考：

- 単位：mm
- Pb フリー

8. 捺印仕様



## 9. 動作説明

特記のない場合の特性数値は Typ.値を表記します。電流値の極性は、IC を基準にして流入（シンク）を“+”、流出（ソース）を“-”と規定します。また、2 項の電気的特性項目の記号と、6 項の応用回路例の部品記号を使用しています。

### 9.1. 動作概要

本 IC は、PFC 回路をデジタル制御します。

本 IC の PFC 制御は、入力整流用のブリッジ回路が不要です。定常動作時は臨界モードで、入力電圧や負荷に応じて最適な周波数で制御します。また、VREF 端子で PFC 回路の出力電圧を検出し、出力が一定になるように VGL1、VGH1、VGL2、VGH2\_S、VGL3\_S、VGH3\_S 端子のオン時間を制御します。

PFC 部には、過電流／過負荷保護機能、出力過電圧保護機能、低電圧保護機能を搭載しています。そのほか、AC 回生側ハイサイドドライバの低入力電圧保護機能、ソフトスタート機能、VCC 端子の過電圧保護機能（2 次側出力の過電圧保護に使用）、過熱保護機能などが搭載されています。

### 9.2. 端子説明

#### 9.2.1. A2 端子

アナログ信号の入力端子です。A2 端子は IC 内部のコンパレータと AD コンバータに接続できます。使用しない場合はオープン状態にしてください。詳細は MD6603 のデータシートを参照してください。

#### 9.2.2. GND 端子、PGND 端子

GND 端子は IC の制御グランド端子、PGND 端子は外付けパワー MOSFET の駆動電流が流れるパワーグランド端子です。制御グランドの電位が変動すると IC の誤動作の原因となるため、制御グランドは、パワー系の電流の影響を受けないように十分に配慮して配線します。

#### 9.2.3. VGL1、VGH1 端子

VGL1 端子と VGH1 端子は AC 回生側のパワー MOSFET を駆動するためのドライブ出力です。VGL1 端子はローサイドパワー MOSFET を、VGH1 端子はハイサイドパワー MOSFET を駆動します。ドライブ電流は、ソース電流  $I_{GL1(SRC)} = I_{GH1(SRC)} = -0.3 \text{ A}$ 、シンク電流  $I_{GL1(SNK)} = I_{GH1(SNK)} = 0.55 \text{ A}$  です。

#### 9.2.4. VGL2、VGH2\_S、VGL3\_S、VGH3\_S 端子

VGL2 端子はインターリーブ制御のマスター側ローサイドパワー MOSFET を駆動するためのドライブ出力です。ドライブ電流は、ソース電流  $I_{GL2(SRC)} = -0.5 \text{ A}$ 、シンク電流  $I_{GL2(SNK)} = 1 \text{ A}$  です。

VGH2\_S 端子はインターリーブ制御のマスター側ハイサイドパワー MOSFET 制御用 IC を駆動するための PWM 信号出力です。

VGL3\_S 端子はインターリーブ制御のスレーブ側ローサイドパワー MOSFET 制御用 IC を駆動するための PWM 信号出力です。

VGH3\_S 端子はインターリーブ制御のスレーブ側ハイサイドパワー MOSFET 制御用 IC を駆動するための PWM 信号出力です。

以下、Q1 の周辺回路を例に説明します。Q3、Q5、Q7 の周辺回路も同様です。ターンオフ時のゲートの立ち下がりスピードを速くするためには、図 9-1 のようにトランジスタ Q2 を接続します。Q2、D5、R1、R2 は、パワー MOSFET の損失、ゲート波形（配線パターンによるリンギングなど）、EMI ノイズを、実際の動作で確認し調整します。R3 は、パワー MOSFET ターンオフ時の急峻な  $dv/dt$  による誤動作防止用で、 $10 \text{ k}\Omega \sim 100 \text{ k}\Omega$  程度です。R3 はパワー MOSFET のゲートとソースの近くに接続します。

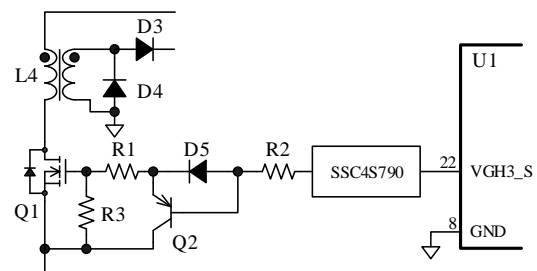


図 9-1 Q1 周辺回路

コンデンサ以外接続しないでください。

### 9.2.5. VCC 端子

VCC 端子は IC の制御回路電源入力端子で、外部電源に接続します。VCC 端子電圧が  $V_{CC(ON)}$  以上になると IC は動作を開始し、 $V_{CC(OFF)}$  以下になると IC は動作を停止します。この動作を VCC 端子低入力電圧保護機能 (VCC\_UVLO : VCC Pin Undervoltage Lockout) と呼びます。また、VCC 端子には過電圧保護機能 (VCC\_OVP) が搭載されています。

電源リップルなどによる IC の誤動作を防止するため、VCC 端子と GND 端子間にコンデンサ C9 (0.01  $\mu\text{F}$ ~0.1  $\mu\text{F}$ ) をできるだけ短いパターンで接続します。

### 9.2.6. DVCC 端子、BASE 端子

DVCC 端子は、IC 内部の 3.3 V デジタル電源用端子です。図 9-2 のように外付けのトランジスタを介して、外部電源から DVCC 端子に電力を供給します。BASE 端子には、このトランジスタのベースを接続します。DVCC 端子のコンデンサ C10 はノイズ低減用のコンデンサで、容量は 0.1  $\mu\text{F}$ ~1  $\mu\text{F}$  程度です。

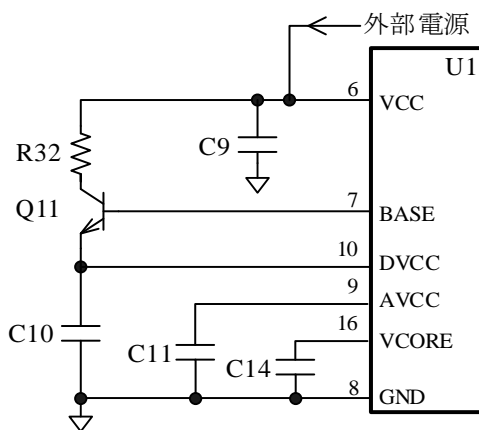


図 9-2 電源部周辺回路

### 9.2.7. AVCC 端子

AVCC 端子は、IC 内部の 3.3 V アナログ電源用端子です。図 9-2 の C11 は 0.1  $\mu\text{F}$ ~1  $\mu\text{F}$  程度を接続してください。AVCC 端子には、この

### 9.2.8. VREF 端子

VREF 端子には、図 9-3 のように PFC 部の出力電圧  $V_{OUT(PFC)}$  を検出抵抗で分圧した電圧を入力します。この信号は、PFC 部出力の定電圧制御や、過電圧保護機能、低電圧保護機能に使用します。 $V_{OUT(PFC)}$  は、検出抵抗 R23~R27 で決まり、次式で求められます。

$$V_{OUT(PFC)} = \left( \frac{R_{REF1}}{R_{REF2}} + 1 \right) \times V_{REF} \quad (1)$$

ここで、

$V_{REF}$  : VREF 端子しきい電圧 (2.205 V)

$R_{REF1}$  : R23~R26 の合成抵抗値

$R_{REF2}$  : R27 の抵抗値 (10 k $\Omega$ ~68 k $\Omega$  程度)

$R_{REF1}$  は、高い電圧が印加される高抵抗のため、電食を考慮した抵抗を選択したり、 $R_{REF1}$  を複数の直列抵抗で構成し、個々の抵抗に印加される電圧を下げたりするなどの配慮をします。

R27 は、PFC 部出力、過電圧保護機能、低電圧保護機能を実際の動作で確認し、調整します。

C16 はスイッチングノイズ低減用のコンデンサです。1000 pF 程度を VREF 端子の近くに接続します。

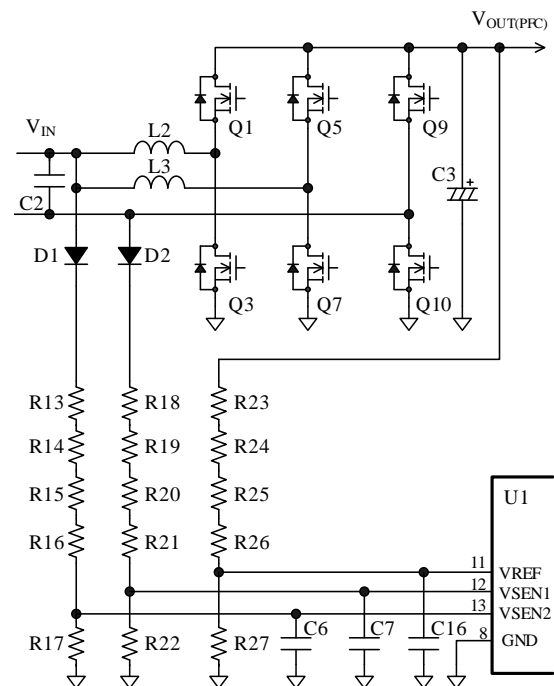


図 9-3 VREF 端子、VSENx 端子周辺回路

### 9.2.9. CS1、CS2 端子

PFC 回路のパワーMOSFET のドレイン電流の検出端子です。大電力用途の PFC 回路においては、一般的にカレントトランス (L4~L7) を用いてパワーMOSFET に流れる電流を検出し、CSx 端子に入力します (図 9-4 参照)。本 IC は、CSx 端子の信号を使用した過電流保護機能と過負荷保護機能を搭載しています。CS1 端子と CS2 端子は、AC 電源入力プラス側のときはパワーMOSFET のターンオフのタイミングを検出し、AC 電源入力マイナス側のときはターンオンタイミングを検出して、臨界モードを制御します。

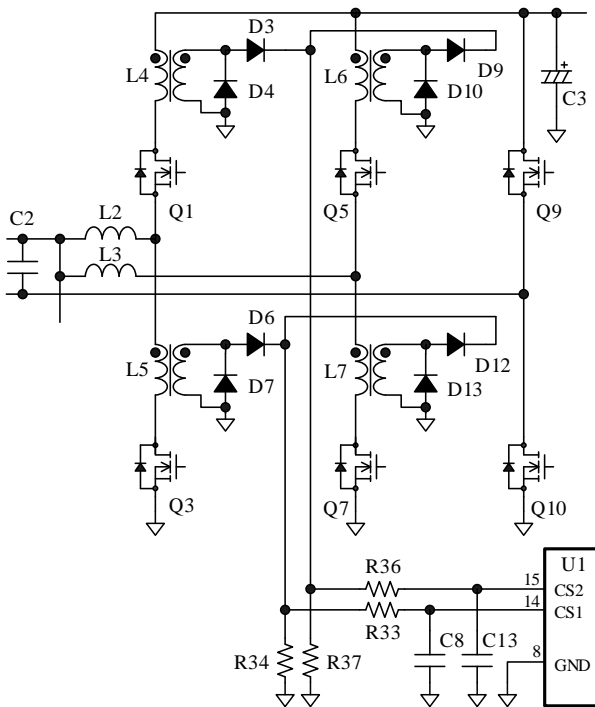


図 9-4 CSx 端子周辺回路

### 9.2.10. VSEN1、VSEN2 端子

VSENx 端子には、図 9-3 のように入力電圧  $V_{IN}$  を検出抵抗で分圧した電圧を入力します。この信号は、低入力電圧保護機能や、入力電圧オフの検出に使用します。

### 9.2.11. VCORE 端子

VCORE 端子は、IC 内部の 1.80 V デジタル電源用端子です。C14 は 0.1  $\mu\text{F}$  のコンデンサを接続してください。VCORE 端子には、このコンデンサ以外、接続しないでください。

### 9.2.12. GPIO03~GPIO05 端子

GPIO03~GPIO05 端子は汎用入力/出力端子です。詳細は MD6603 のデータシートを参照してください。

GPIO04 端子は、AC 電源入力オフ検出機能を搭載しており、AC 電源入力遮断された際に信号を出力します。使用しない場合は 1 k $\Omega$  程度の抵抗 (R38) で、GPIO03~GPIO05 端子をグランドにプルダウンしてください。

### 9.2.13. SCID 端子

SCID 端子はデバッグ用端子です。ソフトウェアのデバッグやフラッシュメモリ上のソフトウェアのプログラム (イレース、ライト) 方法は MD6603 のデータシートを参照してください。使用しない場合はオープン状態にしてください。

### 9.2.14. NTC 端子

NTC 端子はアナログ入力および外部シャットダウン入力端子です。絶対最大定格の範囲内 (1 項参照) で使用してください。NTC 端子電圧が  $V_{NTC(ON)} = 1.35 \text{ V}$  以上の状態を 1000 ms 以上継続すると、VGH、VGL 端子の発振を停止します。その後、保護復帰時間  $t_{AR} = 3000 \text{ ms}$  以上経過すると、保護を解除し IC が再起動します。

使用しない場合は 1 k $\Omega$  程度の抵抗 (R39) で、NTC 端子をグランドにプルダウンしてください。

### 9.2.15. VB 端子、VS 端子

VB 端子は、AC 回生側ハイサイド・フローティング電源の入力端子で、VS 端子は、AC 回生側ハイサイド・フローティング電源のグランド端子です。VB 端子と VS 端子間には、ハイサイドドライバ低入力電圧保護機能 (VB\_UVLO) が搭載されています。

図 9-5 にハイサイドのパワーMOSFET (Q9)



を駆動するためのブートストラップ回路を示します。

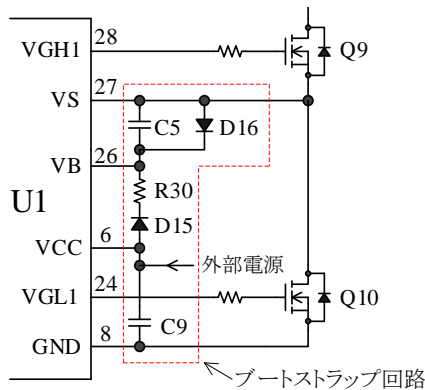


図 9-5 ブートストラップ回路

ハイサイドのパワーMOSFET がオフ、ローサイドのパワーMOSFET (Q10) がオンのとき、VS 端子電圧はグランドとほぼ同じ電位になり、VCC 端子は C5 を充電します。VB 端子と VS 端子間の電圧が  $V_{BUV(ON)} = 6.8 \text{ V}$  以上になると、内部のハイサイドドライバ回路が動作を開始し、 $V_{BUV(OFF)} = 6.4 \text{ V}$  以下になると動作を停止します ( $VB_{UVLO}$ )。この  $VB_{UVLO}$  により、C5、D16 がショートした場合の保護が可能です。ブートストラップ回路の部品の設定は以下のとおりです。

#### ● D15

D15 は、リカバリー時間が短く、逆電流の少ない高速ダイオードを使用します。電源入力電圧の上限仕様が AC265V の場合は、 $V_{RM} = 600 \text{ V}$  の高速整流ダイオードを推奨します。

#### ● C5、C9、R30

C5 と C9 の容量、R30 の抵抗値は、外付けパワーMOSFET のゲートチャージ電荷量  $Q_g$  と、最低発振周波数で動作しているときの VB と VS 端子間電圧のディップ量で決まります。高圧差動プローブを使用して VB 端子と VS 端子間の電圧を測定し、 $V_{BUV(ON)} = 6.8 \text{ V}$  より高くなるように調整します。C5 と C9 には、低 ESR で漏れ電流の少ないフィルムコンデンサかセラミックコンデンサを使用します。C9 の目安は  $0.47 \mu\text{F} \sim 1 \mu\text{F}$  です。C5 と R30 は、時定数が  $500 \text{ ns}$  以下になるように設定します。C5 は  $0.047 \mu\text{F} \sim 0.1 \mu\text{F}$ 、R30 は  $2.2 \Omega \sim 10 \Omega$  程度です。

#### ● D16

D16 は VS 端子の負電位対策用ダイオードです。D16 は VB 端子と VS 端子間の電圧が、絶対最大定格の  $-0.3 \text{ V}$  以下にならないよう、順方向電圧  $V_F$  の小さいショットキーダイオードを接続します。

### 9.3. 起動動作

VCC 端子は、IC の制御回路電源入力端子で、外部電源から電力を供給します。AC 電源を投入し、外部電源から印加された VCC 端子電圧が  $V_{CC(ON)} = 11.0 \text{ V}$  以上になると、パワーMOSFET が発振を開始し、出力電圧が上昇します。 $V_{CC(OFF)} = 8.3 \text{ V}$  以下になると、低入力時動作禁止回路 (UVLO : Undervoltage Lockout) により IC は動作を停止します。

### 9.4. AC 電源入力低電圧保護機能、AC 電源入力オフ検出機能

本 IC は、AC 電源入力低電圧保護機能と AC 電源入力オフ検出機能を搭載しています。これにより、AC 電源入力電圧が低いときにすべてのパワーMOSFET のスイッチング動作を停止し、過入力電流や過熱を防止します。

図 9-6 に  $V_{SENx}$  端子の周辺回路を示します。AC 入力電圧は  $V_{SENx}$  端子で検出します。定常動作状態から AC 入力電圧が低下し、 $V_{SENx}$  端子電圧が  $V_{SEN(OFF)} = 0.47 \text{ V}$  以下の状態、または  $V_{SENx}$  端子の電圧変化が無い状態を遅延時間  $t_{VSEN(OFF)} = 10.0 \text{ ms}$  継続すると、すべてのパワーMOSFET のスイッチング動作を停止 (AC 電源入力低電圧保護機能) し、 $t_{VSEN(AC\_OFF)} = 23.0 \text{ ms}$  継続すると、GPIO04 端子が“L”になります (AC 電源入力オフ検出機能)。

AC 入力電圧が上昇し、IC が動作状態、かつ  $V_{SENx}$  端子電圧が  $V_{SEN(ON)} = 0.56 \text{ V}$  以上になると、すべてのパワーMOSFET は出力負荷に応じてスイッチング動作を開始します。

$V_{SENx}$  端子に接続する検出抵抗 R17、R22 の目安は  $20 \text{ k}\Omega$  程度です。R13~R22 は最終的に実機で動作を確認し、定数を調整します。なお、R13~R16、R18~R21 は、高い電圧が印加される高抵抗のため、電食を考慮した抵抗を選択したり、抵抗を直列に接続して、個々の抵抗に印加される電圧を下げたりするなどの配慮をします。

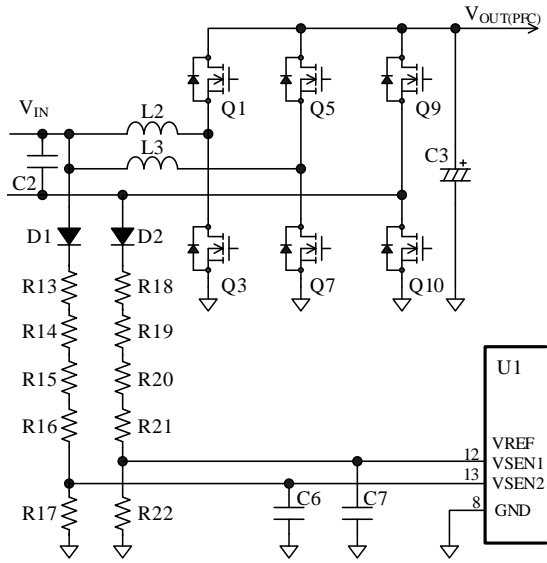


図 9-6 VSENx 端子周辺回路



## 9.5. VCC 端子過電圧保護機能

VCC 端子と GND 端子間に、VCC 端子 OVP しきい値  $V_{CC(OVP)} = 19.0 \text{ V}$  以上の電圧を印加すると、VCC 端子の過電圧保護機能 (VCC\_OVP : VCC Pin Overvoltage Protection) が動作し、すべてのパワー MOSFET のスイッチング動作を停止します。

その後、保護復帰時間  $t_{AR} = 3000 \text{ ms}$  以上経過すると、VCC\_OVP 保護動作を解除し IC が再起動します。過電圧の要因を取り除くと、通常の動作に自動復帰します。

## 9.6. 過電流保護機能、過負荷保護機能

本 IC は、過電流保護機能 (OCP : Overcurrent Protection) を搭載しています。PFC 部のパワー MOSFET のドレイン電流を、それぞれカレントトランスで検出し、ローサイド (Q3、Q7) の信号は CS1 端子、ハイサイド (Q1、Q5) の信号は CS2 端子に入力します。AC 入力電圧が正のときは CS1 端子、負のときは CS2 端子で PFC 回路の過電流を検出します。

本 IC は CSx 端子電圧をパルス・バイ・パルスで検出し、CSx 端子電圧が OCP のしきい電圧になると、PFC のメインスイッチのオン時間を制限します。OCP しきい電圧の範囲は図 9-8 に示すとおりです。

図 9-7 のように、CS 端子電圧が OCP のしきい電圧を超える状態が、AC 半波単位で  $N_{OPP(AC)} = 32$  回発生すると、過負荷保護機能 (OLP : Overload Protection) が動作し、すべてのパワー MOSFET の発振を停止します。その後、保護復帰時間  $t_{AR} = 3000 \text{ ms}$  以上経過すると、過負荷保護動作を解除し IC が再起動します。過電流の要因を取り除くと、通常の動作に自動復帰します。

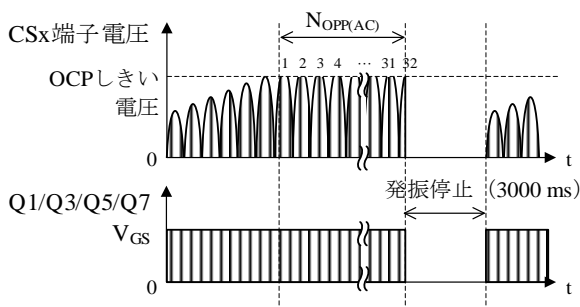


図 9-7 OCP、OLP 動作波形

カレントトランスは、すべての AC 入力電圧設定範囲で CSx 端子電圧が図 9-8 の範囲になるように設計します。カレントトランスの巻数比  $n$  は、次式で算出できます。

$$n = \frac{I_{D(PEAK)}}{V_{OCP}} \times R_{CS} \quad (2)$$

ここで、

$I_{D(PEAK)}$  : 過電流の設定値

$R_{CS}$  : カレントトランスの電流検出抵抗値

(6 項に示す回路例の R11)

$V_{OCP}$  : OCP しきい電圧

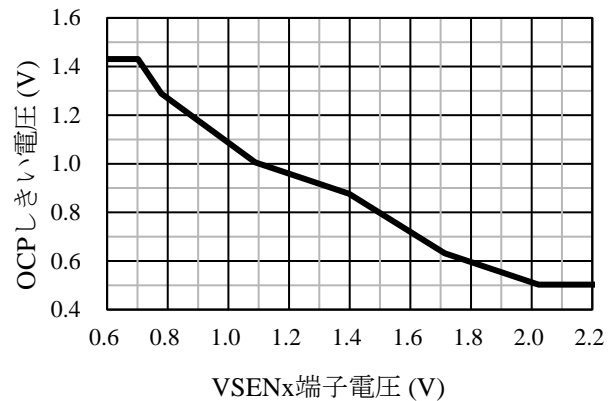


図 9-8 OCP しきい電圧と VSENx 端子電圧 (ピーク) の関係

## 9.7. 出力過電圧保護機能

出力の過電圧は、VREF 端子で検出します。図 9-9 に過電圧保護機能 (OVP : Overvoltage Protection) の動作波形を示します。VREF 端子電圧が上昇し、 $V_{REF(OVP)} = 2.352 \text{ V}$  以上になると OVP が動作し、すべてのパワー MOSFET の発振を停止して出力電圧の上昇を抑制します。

出力電圧が低下し、VREF 端子電圧が  $V_{REF(OVP\_R)} = 2.297 \text{ V}$  以下になると、発振を再開します。このように、出力が過電圧状態の間は間欠発振動作を繰り返します。過電圧の要因を取り除くと、通常の動作に自動復帰します。

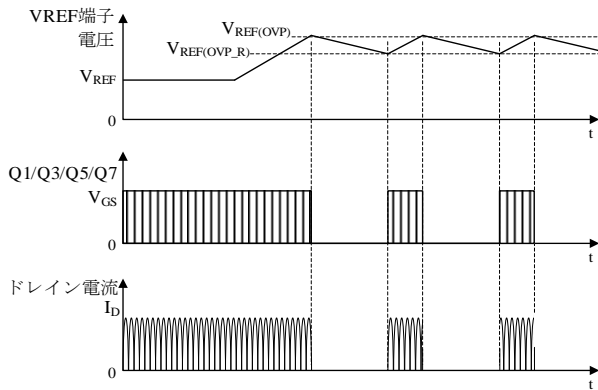


図 9-9 OVP 動作波形

## 9.8. 出力低電圧保護機能

出力の低電圧は、VREF 端子で検出します。図 9-10 に出力低電圧保護機能（UVP：Undervoltage Protection）の動作波形を示します。VREF 端子電圧が低下し、 $V_{REF(UVD)} = 2.088 \text{ V}$  以下になると、PFC のメインスイッチのオン時間を広げます。AC 入力電圧が正の場合のメインスイッチはローサイド（Q3、Q7）、AC 入力電圧が負の場合は、ハイサイド（Q1、Q5）です。

VREF 端子電圧がさらに低下し、 $V_{REF(UVP)} = 1.103 \text{ V}$  以下になると、UVP が動作しすべてのパワーMOSFET の発振を停止します。その後、VREF 端子電圧が低下し、VREF 端子電圧が  $V_{REF(UVP\_R)} = 0.552 \text{ V}$  以下になると、すべてのパワーMOSFET の発振を再開します。発振が停止した後、復帰遅延時間  $t_{(UVP\_R)} = 819.2 \text{ ms}$  以内に VREF 端子電圧が  $V_{REF(UVP\_R)}$  以下にならなかった場合は、 $t_{(UVP\_R)}$  経過した時点ですべてのパワーMOSFET の発振を再開します。このように、出力低電圧状態の間は間欠発振動作を繰り返します。低電圧の要因を取り除くと、通常の動作に自動復帰します。

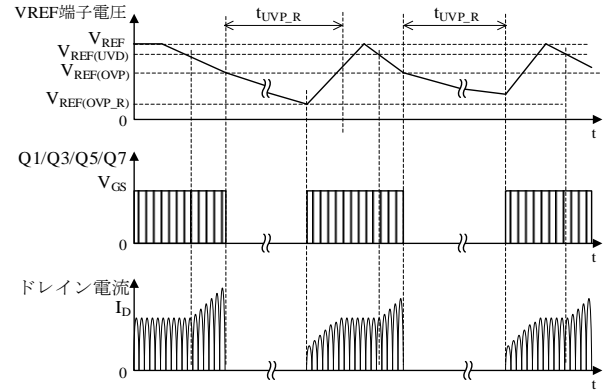


図 9-10 UVP 動作波形

## 9.9. 過熱保護機能

IC の制御回路部の温度が、 $T_{J(TSD)} = 125 \text{ }^{\circ}\text{C}$  (min.) に達すると、過熱保護機能（TSD：Thermal Shutdown）が動作し、スイッチング動作を停止します。VCC 端子電圧が  $V_{CC(P.OFF)} = 8.3 \text{ V}$  以下、かつ IC の制御回路部の温度が  $T_{J(TSD)}$  未満になると再起動します。TSD 動作期間は IC の動作を停止します。過熱の要因を取り除くと、通常の動作に自動復帰します。

## 10. 外付け部品

### 10.1. インダクタ

インダクタは、銅損・鉄損による温度上昇や磁気飽和に対し、適宜マージンを設けます。

### 10.2. パワーMOSFET

パワーMOSFET の耐圧  $V_{DSS}$  は、出力設定電圧  $V_{OUT(PFC)}$  に対して十分にマージンがあるものを選定します。また、放熱器のサイズは、パワーMOSFET のスイッチング損失とオン抵抗による損失を考慮して選定します。

### 10.3. 出力コンデンサ (C3)

出力の平滑用の電解コンデンサは、リップル電流、電圧、温度上昇に対し、適宜設計マージンを設けます。また、リップル電圧を低減するため、スイッチング電源設計に適した、低 ESR タイプを使用してください。

## 11. パターンレイアウト

スイッチング電源は、高周波かつ高電圧の電流経路が存在し、基板のパターンや部品の実装条件が、動作、ノイズ、損失などに大きく影響します。そのため、図 11-1 に示す高周波電流ループは極力小さくし、パターンを太くして、ラインインピーダンスを低くする必要があります。また、グラウンドラインは放射ノイズに大きな影響を与えるため、極力太く、短く配線します。

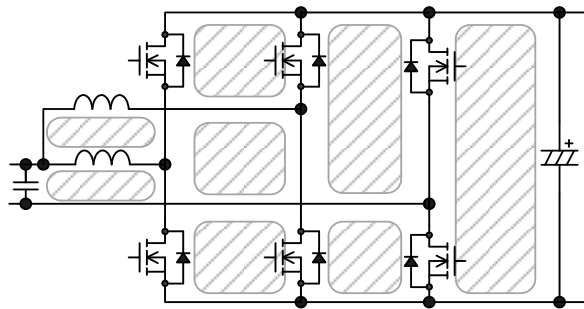


図 11-1 高周波電流ループ

図 11-2 に IC 周辺回路の接続例を示します。以下に示す内容も配慮してパターンを設計する必要があります。

### 1) 主回路パターン

スイッチング電流が流れる主回路パターンは、極力太く、電流ループを小さく配線します。

### 2) 制御系グラウンドパターン

制御系のグラウンドパターンに主回路の大電流

が流れると、制御グラウンドの電位が変動し、IC の誤動作の原因になります。グラウンドパターンは、できるだけ太く、短く配線してください。

IC の制御系のグラウンドは、主回路パターンの配線と分けて、GND 端子のできるだけ近くに 1 点で配線します。このとき、PGND 端子には配線しないでください。また、グラウンドの配線 (GND 端子、PGND 端子、VCC 端子のコンデンサ) は、それぞれ個別の配線で、PFC 回路の出力コンデンサ C3 の根元に 1 点で接続します。

### 3) VCC 端子周り

IC の電源供給用パターンのため、極力電流ループを小さく配線します。VCC 端子と GND 端子の近くには、フィルムコンデンサ C9 (0.1  $\mu\text{F}$  ~ 1.0  $\mu\text{F}$  程度) を追加します。

### 4) VB 端子周り

VCC 端子と VB 端子間に接続するブートストラップ回路の部品 (D15、R30) は、IC のできるだけ近くに配置し、極力電流ループを小さく配線します。VB 端子と VS 端子間のコンデンサ C5 も、短く配線してください。

### 5) IC の制御信号系部品

IC の制御信号系部品は、IC の近くに配置し、できるだけ短いパターンで IC の端子に接続します。

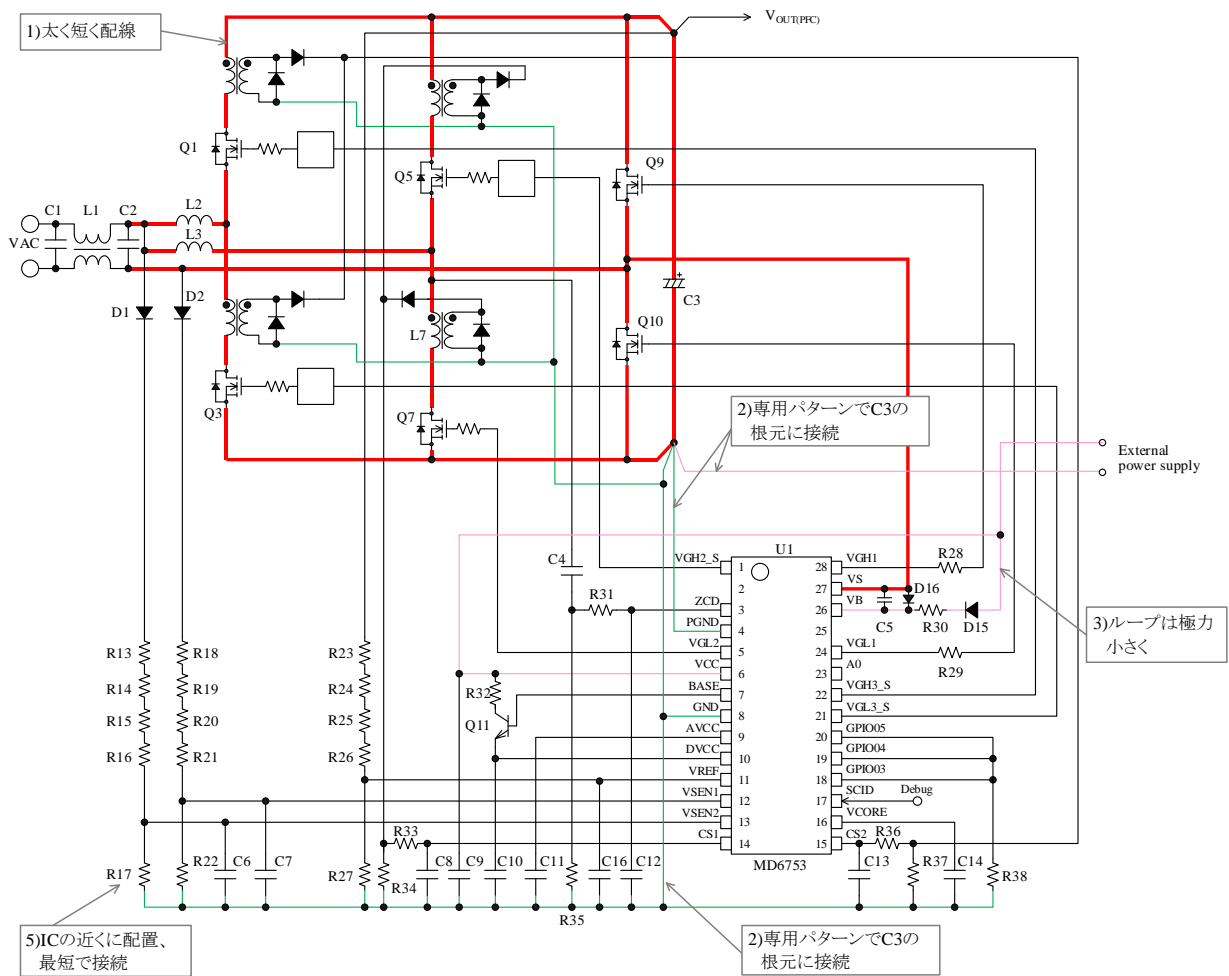


図 11-2 IC 周辺回路の接続例

## 注意書き

- 本書に記載している製品（以下、「本製品」という）のデータ、図、表、およびその他の情報（以下、「本情報」という）は、本書発行時点のものです。本情報は、改良などで予告なく変更することがあります。本製品を使用する際は、本情報が最新であることを弊社販売窓口を確認してください。
- 本製品は、一般電子機器（家電製品、事務機器、通信端末機器、計測機器など）の部品に使用されることを意図しております。本製品を使用する際は、納入仕様書に署名または記名押印のうえ、返却をお願いします。高い信頼性が要求される装置（輸送機器とその制御装置、交通信号制御装置、防災装置、防犯装置、各種安全装置など）に本製品を使用することを検討する際は、必ず事前にその使用の適否について弊社販売窓口へ相談いただき、納入仕様書に署名または記名押印のうえ、返却をお願いします。本製品は、極めて高い信頼性が要求される機器または装置（航空宇宙機器、原子力制御、その故障や誤動作が生命や人体に危害を及ぼす恐れのある医療機器（日本における法令でクラスⅢ以上）など）（以下「特定用途」という）に使用されることは意図されておられません。特定用途に本製品を使用したことでお客様または第三者に生じた損害などに関して、弊社は一切その責任を負いません。
- 本製品を使用するにあたり、本製品に他の製品や部材を組み合わせる際、あるいはこれらの製品に物理的、化学的、その他の何らかの加工や処理を施す際は、使用者の責任においてそのリスクを必ず検討したうえで行ってください。
- 弊社は、品質や信頼性の向上に努めていますが、半導体製品は、ある確率で欠陥や故障が発生することは避けられません。本製品が故障し、その結果として人身事故、火災事故、社会的な損害などが発生しないように、故障発生率やディレーティングなどを考慮したうえで、使用者の責任において、本製品が使用される装置やシステム上で、十分な安全設計および確認を含む予防措置を必ず行ってください。ディレーティングについては、納入仕様書および弊社ホームページを参照してください。
- 本製品は、耐放射線設計をしておりません。
- 本書に記載している回路定数、動作例、回路例、パターンレイアウト例、設計例、推奨例、本書に記載しているすべての情報、およびこれらに基づく評価結果などは、使用上の参考として示したものです。
- 本情報に起因する使用者または第三者のいかなる損害、および使用者または第三者の知的財産権を含む財産権とその他一切の権利の侵害問題について、弊社は一切その責任を負いません。
- 本情報を、文書による弊社の承諾なしに転記や複製をすることを禁じます。
- 本情報について、弊社の所有する知的財産権およびその他の権利の実施、使用または利用を許諾するものではありません。
- 使用者と弊社との間で別途文書による合意がない限り、弊社は、本製品の品質（商品性、および特定目的または特別環境に対する適合性を含む）ならびに本情報（正確性、有用性、および信頼性を含む）について、明示的か黙示的かを問わず、いかなる保証もしておりません。
- 本製品を使用する際は、特定の物質の含有や使用を規制する RoHS 指令など、適用される可能性がある環境関連法令を十分に調査したうえで、当該法令に適合するように使用してください。
- 本製品および本情報を、大量破壊兵器の開発を含む軍事用途やその他軍事利用の目的で使用しないでください。また、本製品および本情報を輸出または非居住者などに提供する際は、「米国輸出管理規則」や「外国為替及び外国貿易法」など、各国で適用される輸出管理法令などを遵守してください。
- 弊社物流網以外における本製品の落下などの輸送中のトラブルについて、弊社は一切その責任を負いません。
- 本書は、正確を期すために慎重に製作したのですが、本書に誤りがないことを保証するものではありません。万一、本情報の誤りや欠落に起因して、使用者に損害が生じた場合においても、弊社は一切その責任を負いません。
- 本製品を使用する際の一般的な使用上の注意は弊社ホームページを、特に注意する内容は納入仕様書を参照してください。
- 本書で使用されている個々の商標、商号に関する権利は、弊社を含むその他の原権利者に帰属します。